

520, 099

(12)特許協力条約に基づいて公開された国際出願

04 JAN 2005

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004年1月22日 (22.01.2004)

PCT

(10) 国際公開番号
WO 2004/007815 A1

(51) 国際特許分類⁷:

C30B 29/06

(21) 国際出願番号:

PCT/JP2003/008671

(22) 国際出願日:

2003年7月8日 (08.07.2003)

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(30) 優先権データ:

特願2002-204703 2002年7月12日 (12.07.2002) JP

(71) 出願人(米国を除く全ての指定国について): 信越半導体株式会社 (SHIN-ETSU HANDOTAI CO.,LTD.)
[JP/JP]; 〒100-0005 東京都千代田区丸の内1丁目
4番2号 Tokyo (JP).

(72) 発明者; および

(75) 発明者/出願人(米国についてのみ): 星亮二
(HOSHI,Ryoji) [JP/JP]; 〒961-8061 福島県西白河郡

西郷村 大字小田倉字大平150番地 信越半導体株式会社 半導体白河研究所内 Fukushima (JP). 園川 将 (SONOKAWA,Susumu) [JP/JP]; 〒961-8061 福島県西白河郡西郷村 大字小田倉字大平150番地 信越半導体株式会社 半導体白河研究所内 Fukushima (JP).

(74) 代理人: 好宮 幹夫 (YOSHIMIYA,Mikio); 〒111-0041 東京都台東区元浅草2丁目6番4号 上野三生ビル 4F Tokyo (JP).

(81) 指定国(国内): CN, KR, US.

(84) 指定国(広域): ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR).

添付公開書類:
— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイドスノート」を参照。

WO 2004/007815 A1 (54) Title: SILICON WAFER FOR EPITAXIAL GROWTH, EPITAXIAL WAFER, AND ITS MANUFACTURING METHOD

(54) 発明の名称: エピタキシャル成長用シリコンウェーハ及びエピタキシャルウエーハ並びにその製造方法

(57) Abstract: A silicon wafer for epitaxial growth manufactured by slicing a silicon single crystal grown in a region where at least the wafer center is in a V region in which void defects occur by doping a wafer with nitrogen by the Chochralski method (CZ method), characterized in that the number of defects having an opening size of 20 nm or less, out of the void defects appearing on the wafer surface, is 0.02 pieces/cm² or less. An epitaxial wafer characterized in that an epitaxial layer is formed on the silicon wafer for epitaxial growth is also disclosed. The epitaxial wafer having a high gettering performance, few SFs adversely influencing the device characteristics on its epitaxial layer and a high quality can be easily manufactured with high productivity at low cost.

(57) 要約: 本発明は、エピタキシャル成長用シリコンウェーハであって、チョクラルスキ法 (CZ法) により窒素をドープして、少なくともウエーハ中心がボイド型欠陥が発生するV領域となる領域内で育成したシリコン単結晶をスライスして作製したシリコンウェーハであり、ウエーハ表面に現われる前記ボイド型欠陥のうち、開口部サイズが20 nm以下である欠陥の個数が0.02個/cm²以下であることを特徴とするエピタキシャル成長用シリコンウェーハおよびこのエピタキシャル成長用シリコンウェーハの表面にエピタキシャル層が形成されていることを特徴とするエピタキシャルウエーハである。これにより、高いゲッタリング能力を有し、かつデバイス特性に悪影響を及ぼすSFがエピタキシャル層上に極めて少ない高品質のエピタキシャルウエーハを高生産性かつ低コストで容易に製造することができる。

BEST AVAILABLE COPY

明細書

エピタキシャル成長用シリコンウエーハ及びエピタキシャルウエーハ
並びにその製造方法

5

技術分野

本発明は、有害な重金属不純物を捕獲するゲッタリング能力に優れ、エピタキシャル層中に存在する結晶欠陥が少なく結晶性に優れたエピタキシャルウエーハ（以降単に「エピウエーハ」と言うことがある）、及びそれを製造するためのエピタキシャル成長用シリコンウエーハ、並びにそれらを製造する方法に関するものである。

背景技術

エピタキシャルシリコンウエーハは、その優れた特性から広く個別半導体やパワーポーラIC等を製造するウエーハとして、古くから用いられてきた。またMOSLSIについてもソフトエラーやラッチアップ特性が優れていることから、マイクロプロセッサユニットやフラッシュメモリデバイスに広く用いられている。さらに、シリコン単結晶製造時に導入される、いわゆるグローンイン（Grow-in）欠陥によるDRAMの信頼性不良を低減させるため、エピウエーハの需要はますます拡大している。

このような半導体デバイスに使用されるエピウエーハに重金属不純物が存在すると、半導体デバイスの特性不良を起こす原因となる。特に最先端デバイスに必要とされるクリーン度は、重金属不純物の濃度が $1 \times 10^9 \text{ atoms/cm}^2$ 以下と考えられており、エピウエーハ中に存在する重金属不純物を極力減少させなければならない。

このような重金属不純物を低減させる技術の一つとしてゲッタリング技術があり、このゲッタリング技術の重要性が近年ますます高くなっている。ゲッタリングの技術として非常に有効な方法の一つが、シリコンウエーハに酸素析出物（BMD：Bulk micro defect）を形成し、その歪場に重金属

不純物を捕らえるイントリンシックゲッタリング (I G) と呼ばれる方法である。しかしながら一般にエピウエーハでは、シリコンウエーハ上にエピタキシャル層（以降単に「エピ層」と言うことがある）を堆積させるために高温の熱処理を行うので、結晶育成時の熱環境においてある程度成長した酸素析出核は、このエピタキシャル工程における高温熱処理によって消滅してしまい、B M D が形成されにくいという問題がある。
5

そこで、このような問題を解決するために、特開 2000-44389 号公報では、エピタキシャル層を形成する基板として窒素をドープしたシリコン単結晶を用いることが提案されている。これは窒素をドープすることにより、シリコン 10 単結晶中に窒素を起因とした酸素析出核(不均一核)が形成され、この酸素析出核はエピ層形成時の熱処理では消滅しにくいため、高いゲッタリング能力を有したエピウエーハを作製できる。

一方で、エピウエーハでは、エピ層上に積層欠陥 (S F : S t a c k i n g f a u l t) が発生することが知られている。このエピ層に発生した S F 上にデバイスが作製されると、電流のリークなどが発生して不良の原因となる。この S F は、基板に異物があるとそれを起点としてエピ層を堆積して行く過程で形成されることが知られている。従ってエピ層を形成する際には、通常、基板上にパーティクルなどの異物を存在させない様に管理してエピ層が形成される。
15

しかしながら、特開 2001-151596 号公報に開示されている様に、エピ層に S F が発生する原因はパーティクルなどの異物だけではなく、シリコン単結晶育成時に形成されたウエーハ表面近傍に存在するグローンイン欠陥を起点にして S F が発生することが明らかにされた。しかも、窒素をドープしたエピウエーハの場合、その確率が窒素ノンドープエピウエーハと比較して非常に高いこと一の原因も明らかにされている。この特開 2001-151596 号公報では S F の発生も明らかにされている。この特開 2001-151596 号公報では S F の発生を防ぐため、表層にグローンイン欠陥が存在しないウエーハを基板に用いることが提案されている。具体的には、結晶育成時に結晶成長速度を厳密に制御する等の特殊な製造条件を用いてグローンイン欠陥を発生させない様にして作製した単結晶から切出したウエーハや、ウエーハにアニール処理を施しウエーハ表層の欠陥を消滅させたウエーハをエピタキシャル成長用基板に用いることが提案されて
20
25

いる。

しかしながら、このような方法は、特殊な結晶製造法を用いたり、特別な装置と運転コストが必要なアニール処理を行ってウエーハ表層に結晶欠陥のないウエーハを作製しなければならないため、エピタキシャルウエーハ製造における大幅な生産性の低下や著しいコストアップの要因となっていた。

発明の開示

本発明は、上記問題点に鑑みてなされたものであり、高いゲッタリング能力を有し、かつデバイス特性に悪影響を及ぼすSFがエピタキシャル層上に極めて少ない高品質のエピタキシャルウエーハを高生産性かつ低コストで容易に製造することを主たる目的とする。

上記目的を達成するために、本発明によれば、エピタキシャル成長用シリコンウエーハであって、チョクラルスキー法(CZ法)により窒素をドープして、少なくともウエーハ中心がボイド型欠陥が発生するV領域となる領域内で育成したシリコン単結晶をスライスして作製したシリコンウエーハであり、ウエーハ表面に現われる前記ボイド型欠陥のうち、開口部サイズが20nm以下である欠陥の個数が0.02個/cm²以下であることを特徴とするエピタキシャル成長用シリコンウエーハが提供される。

このように、CZ法により窒素をドープして、少なくともウエーハ中心がV領域となる領域内で育成したシリコン単結晶をスライスして作製したシリコンウエーハであり、ウエーハ表面に現われるボイド型欠陥のうち、開口部サイズが20nm以下である欠陥の個数が0.02個/cm²以下であるエピタキシャル成長用シリコンウエーハであれば、高いゲッタリング能力を有し、かつエピタキシャル成長時にSFの発生が抑制されたエピタキシャルウエーハを作製できるエピタキシャル成長用シリコンウエーハとなる。

このとき、前記V領域が、ウエーハ面内の80%以上の領域で存在することが好ましい。

ボイド型欠陥が発生するV領域は、ウエーハ面内のより広い領域を占めることが好ましく、このようにV領域がウエーハ面内の80%以上の領域で存在するこ

とによって、ウエーハ表面に現われる開口部サイズが 20 nm 以下のボイド型欠陥の個数がほぼ全面で確実に 0.02 個 / cm² 以下となるシリコンウエーハとすることができる。

また、前記シリコン単結晶にドープされた窒素の濃度が、 $1 \times 10^{13} \sim 1 \times 5 \times 10^{14}$ / cm³ であることが好ましい。

このように、シリコン単結晶にドープされた窒素の濃度が 1×10^{13} / cm³ 以上であれば、その後高温でエピタキシャル成長を行ってもウエーハのバルク部において酸素析出核が消滅することができないため、高いゲッタリング能力を有するエピタキシャルウエーハが得られるエピタキシャル成長用シリコンウエーハとなる。また、シリコン単結晶にドープされた窒素の濃度が 1×10^{14} / cm³ 以下であれば、シリコン単結晶を育成する際に単結晶化が妨げられることもないため、高品質のエピタキシャル成長用シリコンウエーハとすることができる。

そして、本発明によれば、上記本発明のエピタキシャル成長用シリコンウエーハの表面にエピタキシャル層が形成されていることを特徴とするエピタキシャルウエーハを提供することができ、このとき前記エピタキシャル層上に発生する積層欠陥 (SF) の個数が 0.02 個 / cm² 以下であるものとすることができる。

このような本発明のエピタキシャルウエーハであれば、高いゲッタリング能力を有し、かつエピタキシャル層に発生する SF が極めて少なく、特に SF の個数が 0.02 個 / cm² 以下である高品質のエピタキシャルウエーハとすることができる。

また、本発明によれば、エピタキシャル成長用シリコンウエーハを製造する方法において、CZ 法により窒素をドープしてシリコン単結晶を育成し、その際のシリコン単結晶育成時の結晶成長速度を F (mm / min) とし、成長界面近傍での温度勾配を G (K / mm) とした場合に、 F / G (mm² / min · K) を 0.30 以上とし、且つ 1150 ~ 1050 °C の通過時間 (min) を 40 min 以上として、少なくともウエーハ中心でボイド型欠陥が発生する V 領域となる領域内でシリコン単結晶を育成した後、該育成したシリコン単結晶をスライスすることによってエピタキシャル成長用シリコンウエーハを製造することを特徴と

するエピタキシャル成長用シリコンウエーハの製造方法が提供される。

このように、CZ法により窒素をドープしてシリコン単結晶を育成し、その際の結晶成長速度Fと温度勾配Gとの比F/Gを0.30以上とし、且つ1150～1050℃の通過時間を40min以上として、少なくともウエーハ中心でV領域となる領域内でシリコン単結晶を育成した後、この育成したシリコン単結晶をスライスしてシリコンウエーハを製造することによって、窒素がドープされており、ウエーハ表面に現われるボイド型欠陥のうち、開口部サイズが20nm以下である欠陥の個数が0.02個/cm²以下であるエピタキシャル成長用シリコンウエーハを特別な処理を行うことなく容易に製造することができ、高いゲッタリング能力を有し、かつエピタキシャル成長時にSFの発生が抑制されたエピタキシャルウエーハを作製できるエピタキシャル成長用シリコンウエーハを優れた生産性かつ低コストで容易に製造することができる。

このとき、前記シリコン単結晶を育成する際に、前記F/Gを0.35以上とすることが好ましい。

このように、シリコン単結晶を育成する際にF/Gを0.35以上とすることによって、過剰なVacencyを高濃度でシリコン単結晶に導入してボイド型欠陥のサイズを容易に大きくすることができるため、シリコンウエーハの表面に現われる開口部サイズが20nm以下であるボイド型欠陥の個数を確実に0.02個/cm²以下とすることができます、より良好な品質のエピタキシャル成長用シリコンウエーハを製造することができる。

またこのとき、前記V領域が、ウエーハ面内の80%以上の領域で存在するようにシリコン単結晶を育成することが好ましい。

このように、V領域がウエーハ面内の80%以上の領域で存在するようにシリコン単結晶を育成することによって、過剰なVacencyを容易にシリコン単結晶に導入することができるため、シリコンウエーハの表面に現われる開口部サイズが20nm以下であるボイド型欠陥の個数をほぼウエーハ全面にわたって確実に0.02個/cm²以下とすることができます。

さらに、前記シリコン単結晶にドープする窒素の濃度を、 $1 \times 10^{13} \sim 1 \times 10^{14} / \text{cm}^3$ とすることが好ましい。

このようにシリコン単結晶にドープする窒素の濃度を $1 \times 10^{13} / \text{cm}^3$ 以上とすることによって、酸素析出核がシリコン単結晶中に確実に形成され、高温でエピタキシャル成長を行っても酸素析出核が消滅しないエピタキシャル成長用シリコンウエーハを製造することができる。また、ドープする窒素の濃度を $1 \times 10^{14} / \text{cm}^3$ 以下とすることによって、シリコン単結を育成する際に単結晶化の妨げとなることもない。

そして、本発明によれば、本発明のエピタキシャル成長用シリコンウエーハの製造方法によって製造されたエピタキシャル成長用シリコンウエーハの表面にエピタキシャル層を形成することによって、エピタキシャルウエーハを製造することができる。

本発明のエピタキシャル成長用シリコンウエーハの製造方法により製造されたエピタキシャル成長用シリコンウエーハは、上述のように、窒素がドープされており、またウエーハ表面に現われるボイド型欠陥のうち、開口部サイズが 20 nm 以下である欠陥の個数が $0.02 \text{ 個} / \text{cm}^2$ 以下であるため、このエピタキシャル成長用シリコンウエーハの表面にエピタキシャル層を形成することによって、高いゲッタリング能力を有し、エピタキシャル層にSFが極めて少ない高品質のエピタキシャルウエーハを容易に高生産性かつ低コストで製造することができる。

さらに、本発明によれば、シリコンウエーハの表面にエピタキシャル層を形成してエピタキシャルウエーハを製造する方法において、前記シリコンウエーハとして、CZ法により窒素をドープして、少なくともウエーハ中心がボイド型欠陥が発生するV領域となる領域内で育成したシリコン単結晶をスライスして作製されたもので、ウエーハ表面に現われる前記ボイド型欠陥のうち、開口部サイズが 20 nm 以下である欠陥の個数が $0.02 \text{ 個} / \text{cm}^2$ 以下であるシリコンウエーハを用い、該シリコンウエーハの表面にエピタキシャル層を形成することによって、エピタキシャルウエーハを製造することを特徴とするエピタキシャルウエーハの製造方法が提供される。

上記のようなシリコンウエーハを用いて、その表面にエピタキシャル層を形成することによって、高いゲッタリング能力を有し、エピタキシャル層にSFが極

めて少ない高品質のエピタキシャルウェーハを容易に高生産性かつ低成本で製造することができる。

以上説明したように、本発明によれば、高いゲッタリング能力を有し、かつS Fがエピタキシャル層に少ない高品質のエピタキシャルウェーハを高生産性かつ低成本で容易に製造することができる。

図面の簡単な説明

図1は、実施例1及び2におけるF/Gの結晶径方向における分布を表した図である。

図2は、実施例1及び2における各温度領域の通過時間を表した図である。

図3は、実施例1及び比較例1～3で用いたHZにおける成長界面近傍での温度勾配G (K/mm) の結晶径方向の分布を表した図である。

図4は、実施例2のエピタキシャルウェーハにおいてSP1でエピタキシャル層上のパーティクルを観察した結果を表した図である。

図5は、比較例1～3におけるF/Gの面内分布を表した図である。

図6は、比較例1～3のエピタキシャルウェーハにおいてSP1でエピタキシャル層上のパーティクルを観察した結果を表した図である。

図7は、実施例1、2及び比較例1～3のエピタキシャルウェーハにおけるパーティクル (L P D ; L i g h t P o i n t D e f e c t) 及びSFの個数をプロットしたグラフである。

図8は、シリコン単結晶育成時に導入される結晶欠陥とF/Gとの関係を表した図である。

図9は、本発明で使用した単結晶育成装置の概要図である。

図10は、窒素をドープしたシリコンウェーハの断面を観察した結果を示した

拡大図である。

発明を実施するための最良の形態

以下、本発明について実施の形態を説明するが、本発明はこれらに限定されるものではない。

従来、エピタキシャルウェーハのゲッタリング能力向上のために、エピタキシャル成長用基板となるシリコンウェーハに窒素をドープすることが行われていた。しかしながら、このように窒素をドープしたシリコンウェーハ上にエピタキシャル層を形成すると、このエピ層に SF が高密度に発生し、デバイス作製時に不良の原因となるという問題があった。

そこで、本発明者等は、エピタキシャル成長用シリコンウェーハに窒素をドープしても、エピ層における SF の発生が低減したエピタキシャルウェーハを製造するため、実験及び検討を重ねた結果、エピタキシャル成長用の基板として、ウェーハ表面に現われるボイド型欠陥のうち、開口部サイズが 20 nm 以下である欠陥の個数が 0.02 個 / cm² 以下であるシリコンウェーハを用いることが極めて有効であることを見出し、シリコンウェーハの製造に関する諸条件を精査することによって本発明を完成させた。

本発明者等は、まずどのような場合にグローンイン欠陥を起点として、エピウェーハ上に SF が発生するのかを解明することを試みた。その方法として、窒素をドープしてシリコン単結晶を育成する際に、結晶成長速度を徐々に変化させることによって、グローンイン欠陥のサイズを変化させてシリコン単結晶を育成し、グローンイン欠陥のサイズの異なる種々のシリコンウェーハを作製した。

ここで、グローンイン欠陥について簡単に説明する。一般に、CZ 法により育成されたシリコン単結晶には、結晶成長時にすでに欠陥が発生していることが知られており、グローンイン欠陥と呼ばれている。このグローンイン欠陥には、Interstitial (格子間型) の欠陥と Vacancy (空孔型) の欠陥 (いわゆる、ボイド型欠陥) が存在している。

これらの欠陥の発生は、CZ 法によりシリコン単結晶を引き上げる際のシリコン単結晶の結晶成長速度 F (mm/min) と固液界面近傍での引上げ軸方向の結晶温度勾配 G (K/mm) との関係 F/G から決まることが知られており、この F/G が大きければ、例えば図 8 に示したように、Vacancy 優勢 (V 領域) となり、逆に F/G が小さければ Interstitial Silicon 優勢 (I 領域) となることが知られている。

また、この V 領域と I 領域の間には、原子の過不足がない (少ない) ニュート

5 ラル領域 (Neutral 領域、以下 N 領域) が存在するとともに、V 領域と I
領域の境界付近には熱酸化を行うことにより O S F (O x i d a t i o n I n
d u c e d S t a c k i n g F a u l t : 酸化誘起積層欠陥) と呼ばれる欠
陥が結晶の成長軸に垂直な断面内においてリング状に発生することが確認されて
いる。

10 このような各領域で作製されたシリコンウエーハのうち、エピタキシャル成長
用基板として I 領域で作製されたシリコンウエーハを用いると、特開 2 0 0 0 –
2 1 9 5 9 8 号公報で開示されている様に、エピ層上に突起状の欠陥が多く発生
する等の弊害が生じる。そのため、このような欠陥の発生を防止し、また生産性
の向上等の理由から、V 領域で作製されたシリコンウエーハをエピタキシャル成
長用基板として用いることが好ましい。そこで、本発明では、C Z 法によりシリ
コン単結晶を育成する際に、少なくともウエーハ中心がボイド型欠陥が発生する
V 領域となる領域内で育成する場合において、以下のような実験を行った。

15 ボイド型欠陥とエピウエーハ上に発生する S F との関係を調べるために、上述
のよう、結晶成長速度を徐々に変化させることによって、ボイド型欠陥のサイ
ズを変化させてシリコン単結晶を育成し、シリコンウエーハを作製した。

20 すなわち、結晶成長界面近傍での温度勾配 G を固定した場合、結晶成長速度 F
を変化させることによって F / G を変化させることができる。このとき、V 領域
において F / G を変化させることによって、シリコンの結晶化直後に導入される
過剰な V a c a n c y の濃度を変化させることができ、例えば V 領域内で F / G
25 を大きくすると、シリコン単結晶に導入される過剰な V a c a n c y の濃度を高
くすることができる。ボイド型欠陥は、この過剰な V a c a n c y がその後の熱
履歴を経て凝集して形成されるものであり、その後の熱履歴が同じであれば、過
剰な V a c a n c y が多いほど、つまり F / G が大きいほど、ボイド型欠陥の大
きさは大きくなる。

そこで、この性質を利用し、C Z 法により窒素をドープし、結晶成長速度を徐
々に変化させて F / G を制御することによって、ボイド型欠陥のサイズを変化さ
せたシリコン単結晶を育成した。この結晶から切出した各シリコンウエーハにエ
ピタキシャル層を形成した後、このエピ層上に現れる S F の個数を測定して評価

を行った。その結果、単結晶育成時にF/Gが小さかったシリコンウエーハ、すなわちボイド型欠陥のサイズが小さいシリコンウエーハから作製したエピウエーハほど、エピ層上に発生するSFの個数が飛躍的に増加することがわかった。

このことから、ボイド型欠陥に起因してエピ層上に発生するSFは、サイズの5 小さいボイド型欠陥が起点になって発生することがわかった。そこで、透過型電子顕微鏡(TEM)による観察や計算機シミュレーションDEFGEN. X (T. S inno and R. A. Brown, Journal of Electrochemical Society, Vol. 146, pp 2300 (1999))などを行い、エピ層上にSFを発生させるボイド型欠陥のサイズについて調査した。その結果、ウエーハ表面に現われるボイド型欠陥のうち開口部サ10 イズが20 nm以下である欠陥に起因してSFが発生することが明らかになった。
。

なお、シミュレーション上では、ウエーハ中のVacancyが2個、またはそれ以上集まつたものは多数存在する。このようなVacancyが集まつたもののサイズは場合によっては数nmになるが、このようなVacancyが数個集まつた程度のものがエピ層上にSFを形成することはないと考えられる。従つて、上記のウエーハ表面に現われる開口部サイズが20 nm以下である欠陥とは、あくまでもボイド型欠陥として認識されるようなサイズ以上のものであり、内部に内壁酸化膜(物)を伴うようなものを指している。例えば図10に示すように20 、窒素をドープしたシリコンウエーハに発生する棒状、板状の欠陥のうち、ウエーハ表面に現われる部分の開口部サイズが20 nm以下であるものを示している。
。

以上の結果から、ボイド型欠陥を成長させてウエーハ表面に開口部サイズが20 nm以下のボイド型欠陥がほとんど存在しないシリコンウエーハにエピタキシャル層を形成することによって、エピ層上にSFが発生していないエピタキシャルウエーハを作製することが可能となる。しかしながら、実際には欠陥の大きさには分布があり、またシミュレーション上からもウエーハ表面に現われる開口部サイズが20 nm以下であるボイド型欠陥の個数が0個になることは決してなく、どうしてもシリコンウエーハ上には開口部サイズが20 nm以下のボイド型欠

陥が数個程度存在してしまう。

したがって、実際には、ウエーハ表面に現われるボイド型欠陥のうち、開口部サイズが 20 nm 以下であるボイド型欠陥の個数は 0.02 個 / cm² 以下であれば良い。このようなボイド型欠陥の個数については、実際の現実的なエピウエーハの品質レベルから規定した。例えば、窒素ノンドープのシリコンウエーハから作製したエピタキシャルウエーハでは、少なくともウエーハ面内に数個程度の SF が発生する。しかしながら、このような数個程度の SF、特に 0.02 個 / cm² 以下程度の SF が発生したエピウエーハにデバイスを作製しても、SF に起因してデバイス歩留まりが極端に低下することではなく、この程度の SF であれば現状のデバイス作製工程ではほとんど無視することができる。

すなわち、エピタキシャル成長用シリコンウエーハであって、CZ 法により窒素をドープして、少なくともウエーハ中心がボイド型欠陥が発生する V 領域となる領域内で育成したシリコン単結晶をスライスして作製したシリコンウエーハであり、ウエーハ表面に現われる前記ボイド型欠陥のうち、開口部サイズが 20 nm 以下である欠陥の個数が 0.02 個 / cm² 以下であるエピタキシャル成長用シリコンウエーハであれば、高いゲッタリング能力を有し、かつ SF がエピタキシャル層に少ない高品質のエピタキシャルウエーハを作製できるエピタキシャル成長用シリコンウエーハとすることができる。

次に、このようなエピタキシャル成長用シリコンウエーハを製造するための方法について説明する。

上記のように、ウエーハ表面に現われるボイド型欠陥のうち、開口部サイズが 20 nm 以下である欠陥の個数が 0.02 個 / cm² 以下であるエピタキシャル成長用シリコンウエーハを作製するためには、CZ 法により窒素をドープしてシリコン単結晶を育成する際のシリコン単結晶育成時の結晶成長速度 F (mm / min) と固液界面近傍での引上げ軸方向の温度勾配 G (K / mm) との関係 F / G (mm² / min · K) を適切に制御する必要がある。

ここで、本発明で使用した CZ 法によるシリコン単結晶育成装置の一例を図 9 に示す。このシリコン単結晶育成装置は、シリコン融液 4 が充填された石英ルツボ 5 と、これを保護する黒鉛ルツボ 6 と、該ルツボ 5、6 を取り囲むように配置

された加熱ヒータ7と断熱材8がメインチャンバ1内に設置されており、該メインチャンバ1の上部には育成した単結晶3を収容し、取り出すための引上げチャンバ2が連接されている。

このような単結晶育成装置を用いてシリコン単結晶3を育成するには、石英ルツボ5中のシリコン融液4に種結晶を浸漬した後、種絞りを経て回転させながら静かに引上げて棒状の単結晶3を成長させる。一方、ルツボ5、6は結晶成長軸方向に昇降可能であり、結晶成長中に結晶化して減少した融液の液面下降分を補うようにルツボを上昇させ、これにより、融液表面の高さを一定に保持している。また、メインチャンバ1の内部には、引上げチャンバ2の上部に設けられたガス導入口10からアルゴンガス等の不活性ガスが導入され、引上げ中の単結晶3とガス整流筒11との間を通過し、遮熱部材12の下部と融液面との間を通過し、ガス流出口9から排出されている。

このようにしてシリコン単結晶を育成する場合、上述のようにF/Gの値によって単結晶に導入されるVacencyの濃度が決まるので、F/Gを制御することはシリコン単結晶に形成されるボイド型欠陥のサイズを制御する上で最重要な要素の一つである。すなわち、このF/Gが小さければシリコン単結晶に導入される過剰なVacencyの濃度も小さくなり、結果的にボイド型欠陥のサイズは小さくなってしまう。従って、ボイド型欠陥のサイズを大きくし、小さいサイズのボイド型欠陥を減らしたシリコン単結晶を育成するためには、F/Gの値をある程度以上大きくしてシリコン単結晶の育成を行うことが重要となる。

そこで、ウエーハ表面に現われるボイド型欠陥のうち、開口部サイズが20nm以下である欠陥の個数が0.02個/cm²以下となるシリコンウエーハを作製するためのF/Gを求めるため、F/Gを様々に変化させてシリコン単結晶の育成を行い、得られた各ウエーハの表面を観察することによって、適切なF/Gの値を実験的に求めた。その結果、F/Gを0.30以上とすることによって、過剰なVacencyを十分な濃度でシリコン単結晶内に導入することができることがわかった。

このとき、このF/Gの値は大きければ大きいほど過剰なVacencyを高濃度でシリコン単結晶内に導入することができるため好ましいが、通常直径20

0 mm 以上のシリコン単結晶を安全に成長するための結晶成長速度 F の上限が 3 mm / min であり、またシリコン単結晶の結晶化を可能とする温度勾配 G の最小値が 0.3 K / mm 程度であるため、F / G は大きくとも 10.00 以下とすることが好ましい。

5 また上記のように、F / G を 0.30 以上とすることによって過剰な Vacancy を十分な濃度でシリコン単結晶内に導入することができるものの、過剰な Vacancy が集まってボイド型欠陥を形成する時間が短ければ、ボイド型欠陥のサイズが小さくなってしまう。そのため、シリコン単結晶育成時に、ボイド型欠陥のサイズに影響を与えると考えられている 1150 ~ 1050 °C の温度領域の通過時間がある値以上とすることが重要である。そこで、今回の実験結果や 10 域の通過時間ある値以上とすることが重要である。そこで、今回の実験結果やシミュレーションなどから 1150 ~ 1050 °C の温度領域の適切な通過時間を求めた結果、40 min 以上が適切であることがわかった。

尚、1150 ~ 1050 °C の通過時間とは、単結晶育成装置の炉内構造によつて決定される 1150 ~ 1050 °C の温度幅を結晶成長速度で割った値として算出されるものである。そして、この 1150 ~ 1050 °C の通過時間は、結晶成長速度 F を小さくすれば幾らでも長くさせることができ、可能な範囲で長い方が大きいボイド型欠陥を形成できるため好ましい。しかしながら、シリコン単結晶の生産性を考慮したり、上記のように F / G が 0.30 以上となる条件を満たすような結晶成長速度範囲では、1150 ~ 1050 °C の通過時間の上限を自ずと限られてくる。具体的に示すと、現在、工業的に成立しある程度の生産が自ずと限られてくる。具体的に示すと、現在、工業的に成立しある程度の生産性を確保できる下限の結晶成長速度が 0.1 mm / min であり、また単結晶育成装置における 1150 ~ 1050 °C の温度幅は長いもので 200 mm 程度であるため、1150 ~ 1050 °C の通過時間は 2000 min 以下とすることが好ましい。

25 すなわち、エピタキシャル成長用シリコンウェーハを製造する方法として、CZ 法により窒素をドープしてシリコン単結晶を育成し、その際のシリコン単結晶育成時の結晶成長速度を F とし、成長界面近傍での温度勾配を G とした場合に、F / G を 0.30 以上とし、且つ 1150 ~ 1050 °C の通過時間を 40 min 以上として、少なくともウェーハ中心でボイド型欠陥が発生する V 領域となる領

域内でシリコン単結晶を育成した後、この育成したシリコン単結晶をスライスすることによってエピタキシャル成長用シリコンウエーハを製造するエピタキシャル成長用シリコンウエーハの製造方法を用いることによって、窒素がドープされおり、ウエーハ表面に現われるボイド型欠陥のうち、開口部サイズが 20 nm 以下である欠陥の個数が 0.02 個 / cm² 以下であるエピタキシャル成長用シリコンウエーハを、高温アニール等の特別な処理を行わずに容易に高生産性かつ低成本で製造することができる。

このとき、シリコン単結晶を育成する際に F/G を 0.35 以上とすることによって、過剰な V a c a n c y を高濃度でシリコン単結晶に導入してボイド型欠陥のサイズを容易に大きくすることができる。したがって、シリコンウエーハの表面に現われる開口部サイズが 20 nm 以下であるボイド型欠陥の個数を確実に 0.02 個 / cm² 以下とすることことができ、より良好な品質のエピタキシャル成長用シリコンウエーハを製造することができる。

また、CZ 法によりシリコン単結晶を育成する際に、ボイド型欠陥が発生する V 領域はウエーハ面内のより広い領域を占めること、特に V 領域がウエーハ面内の 80 % 以上の領域で存在するようにシリコン単結晶を育成することが好ましい。このようにシリコン単結晶を育成することによって、過剰な V a c a n c y を容易にシリコン単結晶のほぼ全面に導入することができるため、ウエーハ表面に現われる開口部サイズが 20 nm 以下であるボイド型欠陥の個数がほぼ全面で 0.02 個 / cm² 以下となるシリコンウエーハを得ることができる。

さらに、CZ 法により窒素をドープしてシリコン単結晶を育成する際、シリコン単結晶にドープする窒素の濃度を $1 \times 10^{13} / \text{cm}^3$ 以上とすることが好ましい。このようにシリコン単結晶にドープする窒素の濃度を $1 \times 10^{13} / \text{cm}^3$ 以上とすることによって、酸素析出核がシリコン単結晶中に確実に形成され、また形成された酸素析出核は高温でエピタキシャル成長を行っても消滅しないため、高いゲッタリング能力を有するエピタキシャルウエーハを作製できるエピタキシャル成長用シリコンウエーハを製造することができる。また一方、シリコン単結晶にドープする窒素の濃度が $1 \times 10^{14} / \text{cm}^3$ を超えると単結晶を育成する際に単結晶化の妨げとなる恐れがあり、生産性の低下を招くことがあるため、ウエ

一ハの窒素濃度は $1 \times 10^{-4} / \text{cm}^3$ 以下とすることが好ましい。

上記のようにして、エピタキシャル成長用シリコンウェーハを作製した後、このエピタキシャル成長用シリコンウェーハの表面にエピタキシャル層を形成することによって、エピタキシャルウェーハを製造することができる。

5 すなわち、シリコンウェーハとして、CZ法により窒素をドープして、少なくともウエーハ中心がボイド型欠陥が発生するV領域となる領域内で育成したシリコン単結晶をスライスして作製されたもので、ウエーハ表面に現われるボイド型欠陥のうち、開口部サイズが 20 nm 以下である欠陥の個数が $0.02 \text{ 個} / \text{cm}^2$ 以下であるシリコンウェーハを用い、このシリコンウェーハの表面にエピタキシャル層を形成することによって、エピタキシャルウェーハを製造することができる。

10 15 このようにエピタキシャルウェーハを製造することによって、高いゲッタリン能力を有し、かつデバイス特性に悪影響を及ぼすSFがエピタキシャル層に少ない、特にエピタキシャル層上に発生するSFの個数が $0.02 \text{ 個} / \text{cm}^2$ 以下 の高品質のエピタキシャルウェーハを容易に高生産性かつ低コストで製造することができる。

15 尚、シリコンウエーハの表面にエピタキシャル層を形成する方法は特に限定されるものではなく、通常行われているような方法を用いることによってエピタキシャル層を形成することができる。

20

以下、実施例及び比較例を示して本発明をより具体的に説明するが、本発明はこれらに限定されるものではない。

(実施例1)

25 まず、直径 800 mm の石英ルツボにシリコン原料を 320 kg チャージし、MCZ法によって、中心磁場強度 4000 G の横磁場を印加し、またシリコン単結晶をV領域で育成できるように平均結晶成長速度Fを 0.68 mm/min に設定して、直径 300 mm 、直胴部の長さ 120 cm の窒素をドープしたシリコン単結晶を育成した。このとき、窒素を $2 \times 10^{-3} \sim 9 \times 10^{-3} / \text{cm}^3$ の濃

度範囲でシリコン単結晶にドープした。

今回の結晶育成に用いたHZ（ホットゾーン）における温度勾配Gの結晶径方向の分布を調べた結果、図3に示すような分布が得られた。また、結晶径方向におけるF/Gの分布は、図1のように、中心部のF/Gの値は0.30であり、
5 また径方向の80%以上(100%)で0.30以上でV領域となっていた。さらに、1150～1050°Cの通過時間を測定したところ、図2に示すように76分であった。

このようにして作製したシリコン単結晶からウエーハを切出し、ラッピング、面取り、研磨を施してエピタキシャル成長用シリコンウエーハを作製した。このエピ成長用シリコンウエーハに1130°Cにて4μmのエピタキシャル層を形成した。その後、パーティクルカウンターSurf scan SP1 (KLA-T
10 encor社製)にてエピタキシャル層表面のパーティクルカウント(サイズ: 0.09μm以上)を行った。その結果、パーティクルは14個/300mmφ
15 ウエーハ(0.020個/cm²)観察された。さらに、マルチレーザーコンフオーカル検査システムM350 (MAGICS、レーザーテック社製)を用いてエピタキシャル層の表面を観察したところ、8個/300mmφウエーハ(0.011個/cm²)がSFであることを確認した。その結果、窒素がドープされているにも関わらずSFが非常に少なく、高品質のエピタキシャルウエーハであることがわかった。

20

(実施例2)

次に、温度勾配Gの結晶径方向分布の均一性は損なわれるものの、結晶成長速度Fをより高速にでき、結果的にF/Gを実施例1に比べて大きくできるHZを有する単結晶育成装置を用意した。この装置の直径800mmの石英ルツボにシリコン原料を320kgチャージし、MCZ法によって中心磁場強度3500Gの横磁場を印加し、またシリコン単結晶をV領域で育成できるように平均結晶成長速度Fを1.10mm/minに設定して、直径300mm、直胴部の長さ120cmの窒素をドープしたシリコン単結晶を育成した。このとき、窒素を2×10⁻³～9×10⁻³/cm³の濃度範囲でシリコン単結晶にドープした。

また、このときの結晶径方向における F/G の分布は図 1 のようになり、中心部の F/G の値は 0.41 であり、また径方向の 80% 以上で 0.35 以上で V 領域となっていた。さらに、1150～1050°C の通過時間を測定したところ、図 2 に示すように 47 分であった。

5 このようにして作製したシリコン単結晶から、実施例 1 と同じ様にして、エピタキシャル成長用シリコンウエーハを作製した後、1130°C にて 4 μm のエピタキシャル層を形成した。その後、実施例 1 と同様に、パーティクルカウンター SP 1 にてエピタキシャル層表面のパーティクルカウントを行った。その結果、図 4 に示すように、パーティクルは 3 個 / 300 mm φ ウエーハ (0.004 個 / cm²) 観察された。さらに、MAGICS を用いて観察を行ったところ、2 個 / 300 mm φ ウエーハ (0.003 個 / cm²) が SF であることを確認し、SF が実施例 1 よりもさらに少なく、より高品質のエピタキシャルウエーハを得ることができた。

15 (比較例 1～3)

実施例 1 と同じホットゾーンを用い、直径 800 mm の石英ルツボにシリコン原料を 320 kg チャージし、MCZ 法によって、中心磁場強度 4000 G の横磁場を印加し、結晶成長速度 F を 0.7 mm/min から 0.3 mm/min まで徐々に低下させて、直径 300 mm、直胴部の長さ 120 cm の窒素をドープしたシリコン単結晶を育成した。このとき、窒素を $2 \times 10^{-3} \sim 9 \times 10^{-3} / \text{cm}^3$ の濃度範囲でシリコン単結晶にドープした。なお、温度勾配 G の結晶径方向分布は、実施例 1 と同じであった。

20 作製したシリコン単結晶からサンプルウエーハを切出して、単結晶中の OSF の発生位置を調査した。OSF の発生位置の調査は、1150°C で 100 min のウェット酸化を行った後、フッ酸・硝酸・酢酸・水からなる選択性のある混酸液で選択エッティングを行い、サンプルウエーハを集光灯下及び顕微鏡下で観察することにより行った。その結果、成長速度 0.40 mm/min に相当する位置で、ウエーハ面内の全面に OSF が発生していた。

そこで、上記で作製したシリコン単結晶において結晶成長速度が 0.40 mm

5 / m i n (比較例 1)、0. 45 mm / m i n (比較例 2)、0. 60 mm / m i n (比較例 3) に相当する部分から、実施例 1 と同じ様にして、エピタキシャル成長用シリコンウエーハを作製した。このとき、ウエーハを切り出したシリコン単結晶の各位置における F / G を求めた結果、図 5 に示す値であった。各ウエーハの中心における F / G は、それぞれ 0. 18、0. 20、0. 27 であった。これらは、本発明の要件を満たすものではなかった。更に、比較例 1 のエピ成長用シリコンウエーハについてウエーハ表面に存在する欠陥を TEM にて観察したところ、ウエーハ表面での開口部サイズが 20 nm 以下の欠陥が見つけやすく、非常に多く存在していることが確認された。

10 その後、このエピ成長用シリコンウエーハに 1130 °C にて 4 μm のエピタキシャル層を形成した後、パーティクルカウンター SP 1 にてエピタキシャル層表面のパーティクルカウントを行った。その結果、図 6 に示すように、結晶成長速度が速くなるとともにパーティクル個数が低減しているものの、何れのウエーハにもパーティクルが多数観察され、図 6 に示した比較例 1 のエピウエーハでは、15 パーティクルが多すぎるためパーティクルカウンターの容量をオーバーし、外周部まで測定することができなかった。また比較例 2 及び 3 のエピウエーハでは、それぞれ 17384 個 / 300 mm φ ウエーハ (24. 6 個 / cm²)、33 個 / 300 mm φ ウエーハ (0. 047 個 / cm²) のパーティクルが観察された。さらに、MAGICS を用いて観察を行ったところ、比較例 3 のエピウエーハ 20 では、18 個 / 300 mm φ ウエーハ (0. 025 個 / cm²) の SF が観察され、低速成長され開口部のサイズが 20 nm 以下のものが高密度である比較例 1 に比べ SF が激減しているものの、窒素ドープしないものに比べれば品質の低いエピウエーハであることがわかった。

25 また、上記実施例 1、2 及び比較例 1 ~ 3 で作製した各エピタキシャルウエーハで観察されたパーティクル及び SF の個数を、ウエーハ中心部での F / G の値を横軸にして図 7 にプロットした。この図 7 からも、 F / G を 0. 30 以上にすることによって、エピタキシャル層上に発生する SF の個数が 0. 02 個 / cm² 以下である高品質のエピタキシャルウエーハを得ることができることがわかる。

なお、本発明は、上記実施形態に限定されるものではない。上記実施形態は單なる例示であり、本発明の特許請求の範囲に記載された技術的思想と実質的に同一な構成を有し、同様な作用効果を奏するものは、いかなるものであっても本発明の技術的範囲に包含される。

例えば、上記実施例では、磁場を印加して直径300mmのシリコン単結晶を育成する場合を例に挙げて説明したが、本発明はこれに限定されるものではなく、シリコン単結晶は直径200mmや350mmのもの、あるいはそれ以上の直径を有するものでも良く、またシリコン単結晶を育成する際に磁場を印加しない場合であっても、本発明を適用することができる。

請 求 の 範 囲

1. エピタキシャル成長用シリコンウェーハであって、チョクラルスキーフ法 (CZ法) により窒素をドープして、少なくともウェーハ中心がボイド型欠陥が発生するV領域となる領域内で育成したシリコン単結晶をスライスして作製したシリコンウェーハであり、ウェーハ表面に現われる前記ボイド型欠陥のうち、開口部サイズが20nm以下である欠陥の個数が0.02個/cm²以下であることを特徴とするエピタキシャル成長用シリコンウェーハ。

10 2. 前記V領域が、ウェーハ面内の80%以上の領域で存在することを特徴とする請求項1に記載のエピタキシャル成長用シリコンウェーハ。

15 3. 前記シリコン単結晶にドープされた窒素の濃度が、 $1 \times 10^{13} \sim 1 \times 10^{14}$ /cm³であることを特徴とする請求項1または請求項2に記載のエピタキシャル成長用シリコンウェーハ。

4. 請求項1ないし請求項3のいずれか一項に記載のエピタキシャル成長用シリコンウェーハの表面にエピタキシャル層が形成されていることを特徴とするエピタキシャルウェーハ。

20 5. 前記エピタキシャル層上に発生する積層欠陥(SF)の個数が0.02個/cm²以下であることを特徴とする請求項4に記載のエピタキシャルウェーハ。
。

25 6. エピタキシャル成長用シリコンウェーハを製造する方法において、CZ法により窒素をドープしてシリコン単結晶を育成し、その際のシリコン単結晶育成時の結晶成長速度をF(mm/min)とし、成長界面近傍での温度勾配をG(K/mm)とした場合に、F/G(mm²/min·K)を0.30以上とし、且つ1150~1050℃の通過時間(min)を40min以上として、少な

くともウエーハ中心でボイド型欠陥が発生するV領域となる領域内でシリコン単結晶を育成した後、該育成したシリコン単結晶をスライスすることによってエピタキシャル成長用シリコンウエーハを製造することを特徴とするエピタキシャル成長用シリコンウエーハの製造方法。

5 7. 前記シリコン単結晶を育成する際に、前記F/Gを0.35以上とすることを特徴とする請求項6に記載のエピタキシャル成長用シリコンウエーハの製造方法。

10 8. 前記V領域が、ウエーハ面内の80%以上の領域で存在するようにシリコン単結晶を育成することを特徴とする請求項6または請求項7に記載のエピタキシャル成長用シリコンウエーハの製造方法。

15 9. 前記シリコン単結晶にドープする窒素の濃度を、 $1 \times 10^{13} \sim 1 \times 10^{14}$ / cm³とすることを特徴とする請求項6ないし請求項8のいずれか一項に記載のエピタキシャル成長用シリコンウエーハの製造方法。

20 10. 請求項6ないし請求項9のいずれか一項に記載の方法によって製造されたエピタキシャル成長用シリコンウエーハの表面にエピタキシャル層を形成することによって、エピタキシャルウエーハを製造することを特徴とするエピタキシャルウエーハの製造方法。

11. シリコンウエーハの表面にエピタキシャル層を形成してエピタキシャルウエーハを製造する方法において、前記シリコンウエーハとして、CZ法により窒素をドープして、少なくともウエーハ中心がボイド型欠陥が発生するV領域となる領域内で育成したシリコン単結晶をスライスして作製されたもので、ウエーハ表面に現われる前記ボイド型欠陥のうち、開口部サイズが20nm以下である欠陥の個数が0.02個/cm²以下であるシリコンウエーハを用い、該シリコンウエーハの表面にエピタキシャル層を形成することによって、エピタキシャル

ウエーハを製造することを特徴とするエピタキシャルウエーハの製造方法。

図 1

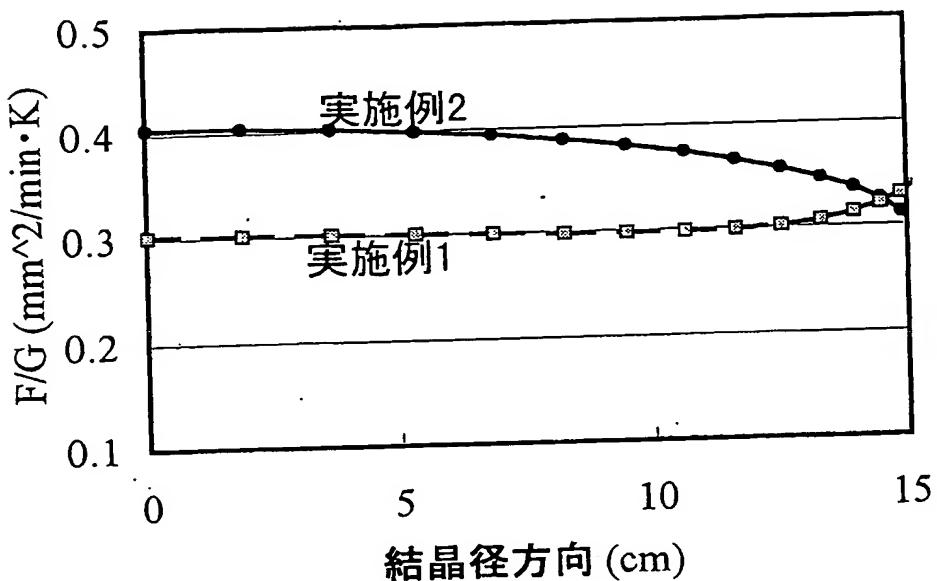
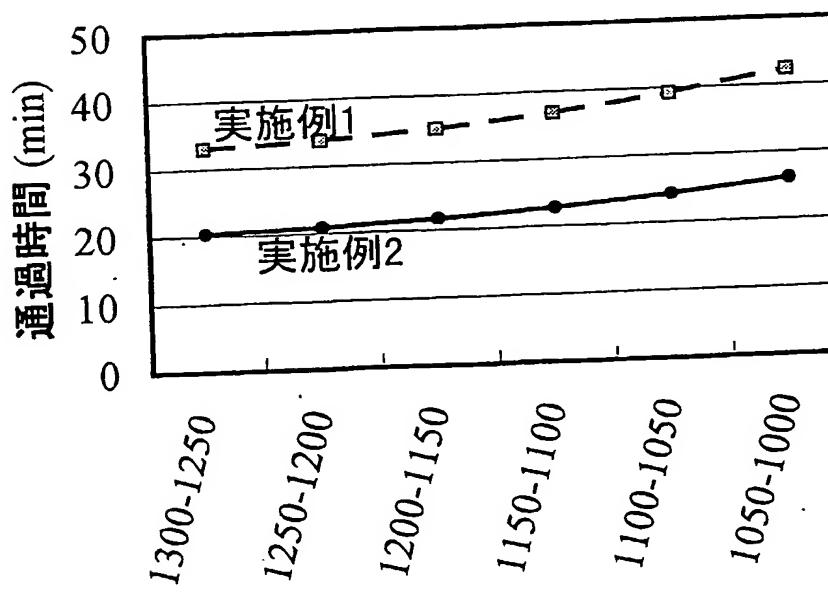


図 2



2 / 6

図 3

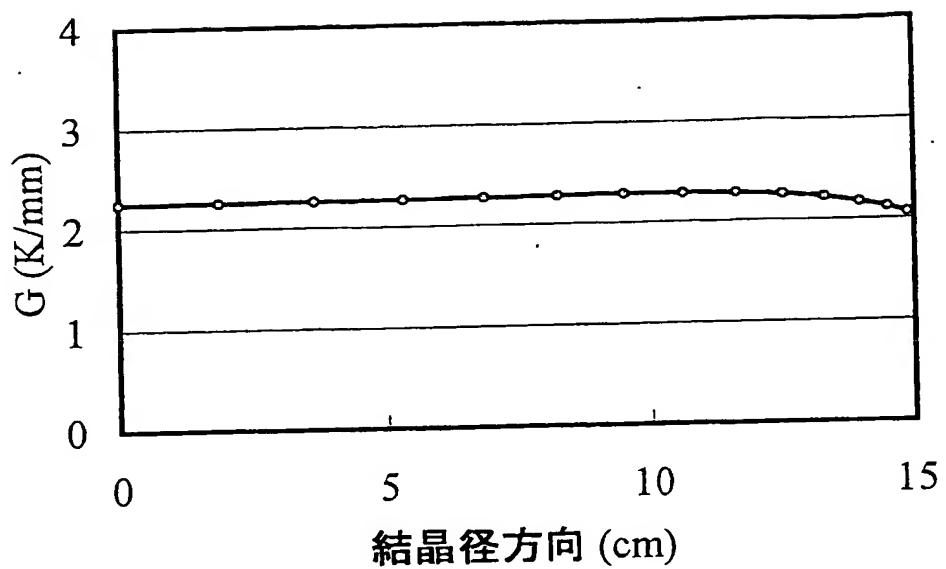
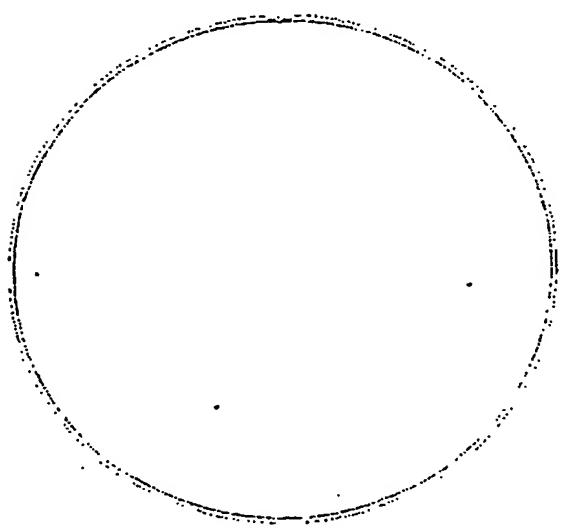


図 4



3 / 6

図 5

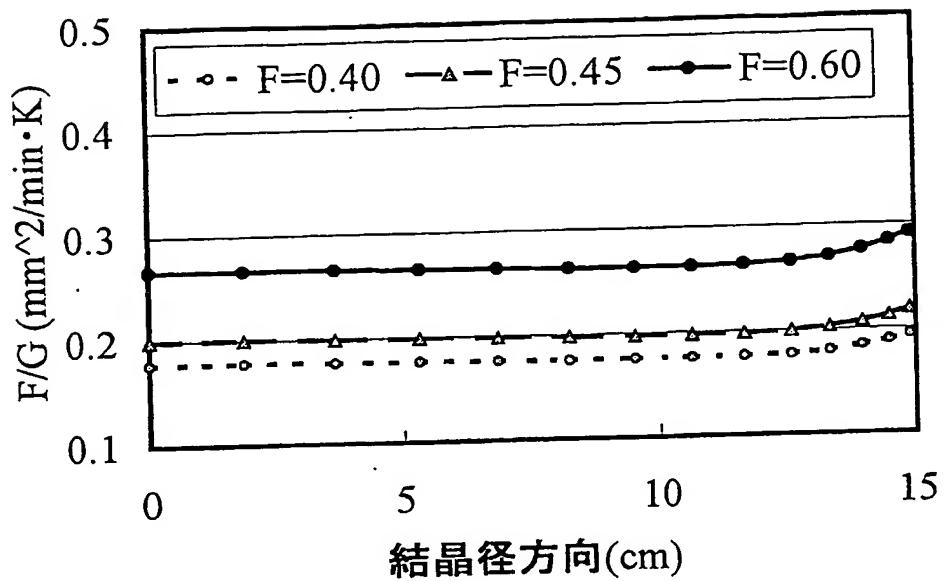
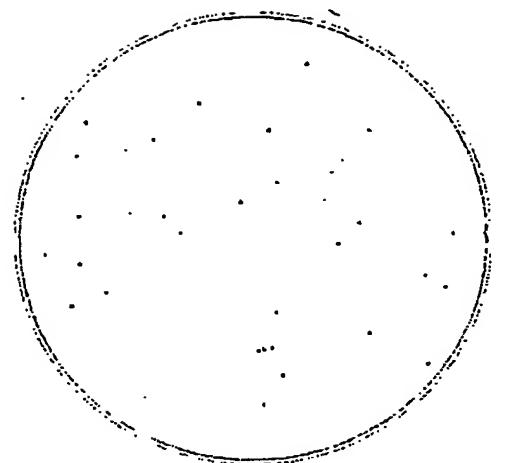


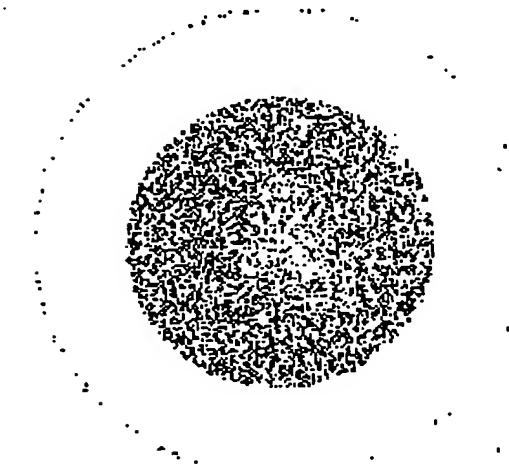
図 6



比較例3 (F=0.60)



比較例2 (F=0.45)



比較例1 (F=0.40)

注)オーバーフローのため外周部は測れず

5 / 6

図 7

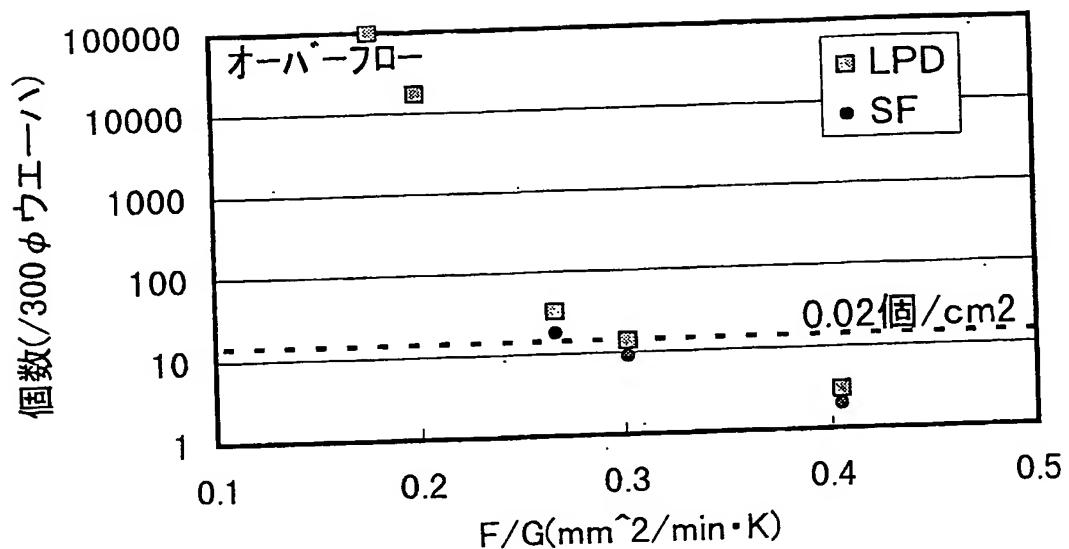
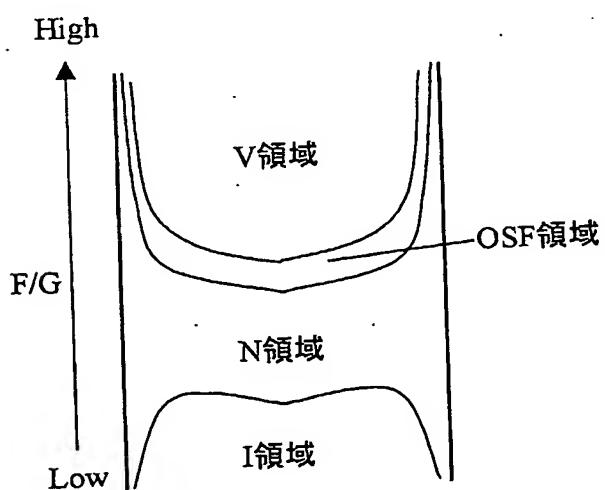


図 8



6 / 6

図 9

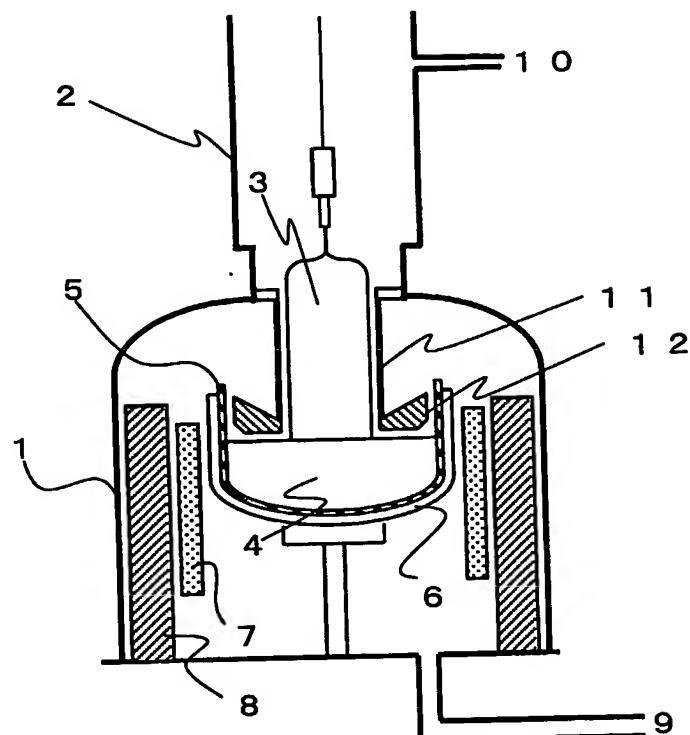


図 10



100nm

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/08671

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ C30B29/06

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ C30B29/06, H01L21/322

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1926-1996	Toroku Jitsuyo Shinan Koho	1994-2003
Kokai Jitsuyo Shinan Koho	1971-2003	Jitsuyo Shinan Toroku Koho	1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 01/27362 A1 (Shin-Etsu Handotai Co., Ltd.), 19 April, 2001 (19.04.01), Claims 1 to 13 & US 6548035 B1 & EP 1143045 A1	1-5, 11 6-10
X	JP 2001-274167 A (Wacker NSCE Kabushiki Kaisha), 05 October, 2001 (05.10.01), Claims 1 to 10 (Family: none)	1-5, 11 6-10
Y	US 2002/0000189 A1 (Tadami TANAKA et al.), 03 January, 2002 (03.01.02), Claims 16 to 18 & JP 2002-12499 A	6-10

Further documents are listed in the continuation of Box C. See patent family annex.

• Special categories of cited documents:	
"A" document defining the general state of the art which is not considered to be of particular relevance	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"E" earlier document but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"O" document referring to an oral disclosure, use, exhibition or other means	"&" document member of the same patent family
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
11 September, 2003 (11.09.03)Date of mailing of the international search report
30 September, 2003 (30.09.03)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/08671

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 01/38611 A1 (Shin-Etsu Handotai Co., Ltd.), 31 May, 2001 (31.05.01), & JP 2001-151596 A & EP 1154048 A1	1-11
A	JP 2000-109396 A (Nippon Steel Corp. et al.), 18 April, 2000 (18.04.00), & WO 99/57344 A1	1-11
A	JP 2002-76007 A (Mitsubishi Materials Silicon Corp.), 15 March, 2002 (15.03.02), (Family: none)	1-11

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. C1.7 C30B29/06

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. C1.7 C30B29/06, H01L21/322

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年

日本国公開実用新案公報 1971-2003年

日本国登録実用新案公報 1994-2003年

日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y	WO 01/27362 A1 (信越半導体株式会社) 2001.04.19 請求項1-13 & US 6548035 B1 & EP 1143045 A1	1-5, 11 6-10
X Y	JP 2001-274167 A (ワッカー・エヌエスシーイー株式会社) 2001. 10.05 請求項1-10 (ファミリーなし)	1-5, 11 6-10

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

11.09.03

国際調査報告の発送日

30.09.03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

横山 敏志

4G 2927

電話番号 03-3581-1101 内線 3416

C (続き) 関連すると認められる文献		関連する 請求の範囲の番号
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	
Y	US 2002/0000189 A1 (Tadami TANAKA 外2名) 2002.01.03 請求項16-18 & JP 2002-12499 A	6-10
A	WO 01/38611 A1 (信越半導体株式会社) 2001.05.31 & JP 2001-151596 A & EP 1154048 A1	1-11
A	JP 2000-109396 A (新日本製鐵株式会社 外1名) 2000.04.18 & WO 99/57344 A1	1-11
A	JP 2002-76007 A (三菱マテリアルシリコン株式会社) 2002.03.15 (ファミリーなし)	1-11

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.